

Con. EP 1282 104 A1

(19) 日本国特許庁 (JP) (12) 公開特許公報 (A)

(11) 特許出願番号  
特開2003-114645  
(P2003-114645A)  
(23) 公開日 平成15年4月18日 (2003.4.18)

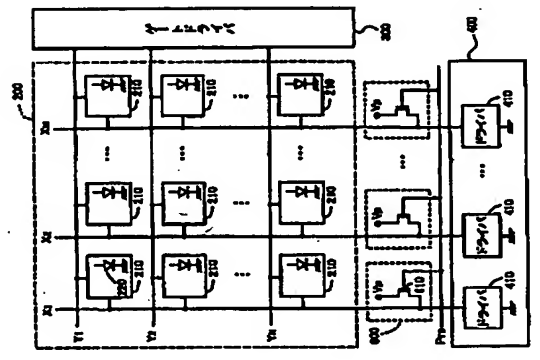
| G09G 3/20 |      | PI   |      | F-T-D (参考) |       |
|-----------|------|------|------|------------|-------|
| G09G 3/20 | 3/20 | 611  | 611J | J          | 5C080 |
|           | 621  | 621P | 621P |            |       |
|           | 628  | 628P | 628P |            |       |
|           | 641  | 641D | 641D |            |       |

|              |                              |          |           |
|--------------|------------------------------|----------|-----------|
| (21) 出願番号    | 特開2001-368398 (P2001-368398) | (71) 出願人 | 000002389 |
| (22) 出願日     | 平成15年12月3日 (2001.12.3)       | (72) 発明者 | 河西 利洋     |
| (31) 優先権主張番号 | 特開2001-235337 (P2001-235337) | (74) 代理人 | 110000028 |
| (32) 優先日     | 平成15年8月2日 (2001.8.2)         |          |           |
| (33) 優先権主張国  | 日本 (JP)                      |          |           |

特許出願人 河西利洋株式会社  
東京都港区新富町2丁目4番1号  
河西 利洋  
長野県長野市大和町三丁目3番5号 セイコーエプソン株式会社内  
Fターム(参考) 5C080 A08 B05 D03 D08 E29  
FF11 J02 J03 J04

(54) 発明の名称 単位回路の制御に使用されるデータ線の駆動回路

【発明】  
【解決手段】 表示マトリクス駆動200は、マトリクスに配列された画素回路210と、行方向に伸びる複数のゲート線Y1、Y2...と、列方向に伸びる複数のデータ線X1、X2...とを有している。走査線はゲートドライバ300に接続されており、データ線はデータ駆動ドライバ400に接続されている。各データ線には、データ線の充電または放電を加速する手段として、プリチャージ回路600を付加回路210に設けられている。各データ線に対しては、画素回路210における発光素子の設定が完了する前に、プリチャージ電圧を加電圧によって充電または放電の加速が行われる。



【特許請求の範囲】  
【請求項1】 フクティバマトリクス駆動回路によって駆動される電圧発生装置であって、  
発光素子と前記発光素子の発光の制御を画素するための駆動とをそれぞれ含む複数の単位回路がマトリクス状に配列された単位回路マトリクスと、  
前記単位回路マトリクスの行方向に伸びて配列された単位の駆動線にそれぞれ接続された複数の走査線と、  
前記単位回路マトリクスの列方向に伸びて配列された単位の駆動線にそれぞれ接続された複数のデータ線と、  
前記複数の走査線に接続され、前記単位回路マトリクスの1つの行を選択するための走査線駆動回路と、  
前記発光素子の発光の制御のためにデータ線を生成して、前記複数のデータ線のうちの少なくとも1つのデータ線に出力することが可能なデータ発生回路と、  
前記走査線駆動回路によって選択された行に存在する少なくとも1つの単位回路に前記データ線を介して前記データ線を供給される際に、前記データ線の充電または放電を加速することが可能な充電加速回路と、を備える電圧発生装置。  
【請求項2】 請求項1記載の電圧発生装置であって、前記単位回路による前記発光素子の駆動は、前記データ線の充電加速回路によって行われる、電圧発生装置。  
【請求項3】 請求項1または2記載の電圧発生装置であって、  
前記発光素子は、放れる電圧値に応じて発光の強度が変化する電圧駆動型の素子であり、  
前記単位回路は、  
前記発光素子に流れる電流の値に設けられた駆動トランジスタと、  
前記駆動トランジスタの制御電圧に接続され、前記駆動トランジスタの制御電圧に応じて電圧を供給することによって、前記発光素子に流れる電流値を設定するための発光キャパシタと、を有し、  
前記発光キャパシタの制御電圧が前記データ線によって制御される、電圧発生装置。  
【請求項4】 請求項3記載の電圧発生装置であって、前記単位回路は、さらに、  
前記データ線と前記発光キャパシタとに接続され、前記データ線によって前記発光キャパシタの制御電圧を前記データ線に流す際に前記第1のスイッチングトランジスタと、  
前記駆動トランジスタおよび前記発光素子と直列に接続された第2のスイッチングトランジスタと、を有しており、  
各走査線は、前記第1と第2のスイッチングトランジスタと前記第2のスイッチングトランジスタとを介して、前記第1のスイッチングトランジスタをオン状態にして、前記第1のスイッチングトランジスタをオン状態に

設定して、前記発光キャパシタの制御電圧の値を前記第2の走査線の動作と、(11) 前記第1の走査線の後の第2の走査線において、前記第1のスイッチングトランジスタをオフ状態に設定するとともに前記第2のスイッチングトランジスタをオン状態に設定して、前記発光素子に発光を行わせる第2の動作と、を繰り返す、電圧発生装置。  
【請求項5】 請求項1ないし4のいずれかに記載の電圧発生装置であって、  
前記充電加速回路は、前記複数のデータ線をプリチャージすることが可能なプリチャージ回路を含む、電圧発生装置。  
【請求項6】 請求項4記載の電圧発生装置であって、前記充電加速回路は、前記複数のデータ線をプリチャージすることが可能なプリチャージ回路を含む、電圧発生装置。  
【請求項7】 請求項5記載の電圧発生装置であって、前記プリチャージ回路は、前記第1の走査線が開始される以前に設定される、電圧発生装置。  
【請求項8】 請求項6記載の電圧発生装置であって、前記プリチャージ回路は、前記第1の走査線の開始の一歩を含む期間に設定される、電圧発生装置。  
【請求項9】 請求項5ないし8のいずれかに記載の電圧発生装置であって、  
前記プリチャージ回路は、前記データ線をプリチャージすることにより、前記データ線を発光素子の中央部以下の低い電圧範囲に相当する電圧とする、電圧発生装置。  
【請求項10】 請求項9記載の電圧発生装置であって、  
前記プリチャージ回路は、前記データ線をプリチャージすることにより、前記データ線をゼロでない最も低い発光素子の近傍の電圧に相当する電圧とする、電圧発生装置。  
【請求項11】 請求項5ないし10のいずれかに記載の電圧発生装置であって、  
各単位回路は、複数の色成分にそれぞれ設けられており、  
前記プリチャージ回路は、各色成分に異なる電圧で前記データ線を充電または放電することが可能である、電圧発生装置。  
【請求項12】 請求項1ないし4のいずれかに記載の電圧発生装置であって、  
前記充電加速回路は、前記各発光素子の発光の制御に必要なデータ線の充電に、前記データ線の充電または放電を加速するための電圧を付加する付加電圧回路を含む、電圧発生装置。  
【請求項13】 請求項12記載の電圧発生装置であって、















用したときには、データ線の充電または放電の加速による効果により顕著である。

【0126】5：上述した各種の処理等が変形例に於いては、有価正し基準230の発効の期間を調整できるものとしているが、本発明は、例えば、国庫を発生して自国に表示、(2種表示)を行行表示装置にも適用することからである。また、本発明は、パッシブ型にも適用可能である。本発明は、パッシブ型を適用する場合にも適用可能である。但し、多量の調整可能な表示装置や、アクティブマトリクス駆動法を用いる表示装置においては、駆動の装置である。さらに、本発明は、調整回路をマトリクス駆動に適用した表示装置に限らず、他の回路を適用した場合にも適用することが可能である。

〔0127〕6：上述した実施例や変形例では、有価電子を用いた表示装置の例を説明したが、本発明は有価電子を用いた表示装置を用いた表示装置や電圧調整回路にも適用可能である。例えば、電圧調整回路に於いて発光の精確さが調整可能な電圧の発光素子（LEDやPEED (Field Emission Display) など）を有する装置にも適用することができ、

【0128】17:本説明は、さらに、発光素子以外の他のLEDは電流型の素子にも適用可能である。このような電流駆動型の素子としては、SRAM (SRAM) が存在する。18:より、SRAMを利用したメモリ装置の構成を示すブロック図である。

【0129】このメモリ範囲は、メモリアルトリクス部820と、ワード線ドライバ830と、ビット線ドライバ840とを動作している。メモリアルトリクス部820は、メモリアルセル810のマトリクスに、その列方向に向けて伸びる複数のビット線X、Y、X2と、行方向に向って伸びる複数のワード線Y1、Y2とがそれぞれ接続されている。このように、メモリアルセル810は、マトリクスに配列されている。また、メモリアルセル810が保護回路200に接続している。また、メモリアルセル810が保護回路210に、ワード線ドライバ830がゲートドライバ840に、ビット線ドライバ840がデータ線ドライバ840にそれぞれ接続している。

【0130】図13は、図5aとセル810の構造を示す別視図である。この図5aとセル810は、絶縁性材料からなる2つの電極811、812の間に、絶縁性材料からなる2つの電極813が外周壁した構造を有している。図5aとセル810は、2つの電極811、812を介してトンネル電圧を印したときに、そのトンネル電圧の方向が上;下の電極を金属の図5a、M、M、Mの向きに放する現象を利用し、データの状態を1体例に、2つの電極811、812の間の電圧V(または電圧)を制御することによって行うことができる。1体例に、2つの電極811、812の間の電圧V(または電圧)を制御することによって行うことができる。

【01211】その他の発明例：

トランプは、上記した各月の決算や決算時では、すべてのトランプズ・ストックがFETで構成されているものとしていた。つまり、一掃または全部のトランプズをバイポーラ・トランプ・システムと山の積層のシステムで置き換えることが可能である。FETのゲート電圧は、バイポーラ・トランプズ・ストックのベース電圧は、本誌に上掲する「[補遺附録]」に示す通りである。これらの両方のトランプズ・ストックとしては、得られたトランプズ・ストック (MT) に加えて、シリコンベースのトランプズ・ストックも利用可能である。

【0122】2：上記した各種の公法例や実例で、  
 5、 発示マトリクス値200が1個の樹皮面マトリク  
 10 有体層の表面を覆う回路マトリクスとするのも良  
 15 である。例えば、大型パネルを構成する際に、発示マトリク  
 20 値200を覆う回路マトリクスをそれぞれ設けるようにして  
 25 いる。また、1つの発示マトリクス値200内にRG  
 30 値の3つの異なる回路マトリクスを設  
 35 けるようにしても良い。複数の異なるマトリクス（単  
 40 一の回路マトリクス）が有する場合には、各マトリクス  
 45 には、上述した公法例や実例を適用することが可能であ  
 50 る。

【0123】3：上述した各種の建造物や建築物を用いた、プロジェクションマッピングと夜間照明prcとがなされていようが、プロジェクションマッピング照明prcが夜間照明prcの一種に限定される必要はない。夜間照明prcを用いることも可能である。このような場合には、夜間照明prcの初期にプロジェクションマッピング照明prcを用いて夜間の照明が決定され、その後、設定された状態で稼働して夜間照明prcが継続する。このような夜間照明prcを利用した夜間に限定してもよい。夜間照明prcチャージングを利用する場合は、プロジェクションマッピング照明prcの稼働中にチャージングを行うことによって、夜間照明prcの充電を完了する。プロジェクションマッピング照明prcを駆動して有償且、高品質の駆動制御の高効率を図ることができる。

[illegible]

利用した弦楽器は、モバイル製のパーソナルコンピュ  
ータや、携帯電話や、デジタルスチルカメラ等の種々  
の電子装置に適用することができる。

【0116】図27は、モバイル型のパーソナルコンピュータの構成を示す斜視図である。パーソナルコンピュータ1000は、キーボード1020を備えた本体部1040と、右図に素子を印いた液晶ユニット1060とを備えている。

【0117】内28は、携帯電話の斜視図である。この携帯電話2000は、複数の操作ボタン2020と、受話口2040と、送話口2060と、有線Eシ素子を用いたディスプレイ2080を備えている。

[0118] 図2は、デジタルカメラマ3000の構造を示す概略図である。なお、外筐体4は、被写体の光線によってフィルムを感作するに用いられ、通称のコシ、ディジタルカメラマ3000は、被写体の光線によってフィルムを感作するものである。ここで、ディジタルカメラマ3000のカース3020の作用としては、有価Eミラーを用いた遊バネカース3040が知られており、CCDによる画像信号に基づいて表示が行われる。このため、遊バネカース3040は、被写体を表示する映像と同期して動作する。また、カース3020の固定部においては出射面、または、受光面に設けられたフォトダイオードアレイが設けられている。

【0119】ここで、図6が示す入力値3040に於いて、図6が示す被写体像を撮影して、シャッターボタン3080を押下すると、その時点におけるCCDの図像が行が、図8図解3100のメモリに送・格納される。または、ケース3030の側面は、ビデオ写出力端子3120と、このデジタルビデオカメラ3000においては、ケーシング3030の側面は、ビデオ写出力端子3120と、データ送迎部の入力端子3140とで取組られていて、そして、図6に示されるように、図6のビデオ写出力端子3120には、テレビモニタ3400が、また、その後のデータ送迎部の入力端子3140には、パーソナルコンピュータ4400が、それぞれ接続に応じて接続される。さらに、所定の操作によって、図8図解3100のメモリに格納された図像が行が、テレビモニタ4300や、パーソナルコンピュータ4400の出力される。

[O190] なお、電子機器としては、包2Zのパーナ  
リカルメタルキャパシタの他に、テレド、ユーロディ  
グナルコンピュータや、包2Sの各電機では、包2Uのディ  
ザイクとエニタク製品用のビデオプレーボード、カーナビ  
ゲーション装置、ページ1、電子手帳、車庫、ワードプ  
ロセッサ、ワークステーション、テレビ電話、POS編  
組、タッチパネルに組み込まれた装置等を含むことがあ  
る。これらの各種の電子機器の表示部として、有線E1。  
※ 数字上は、上の公定表示が採用可能である。

この出力は約4.11には、ブリチャージャの約600に  
も後継されている。ソフトウェア700は、各データ  
線Xmのスイッチングトランジスタ250にオン/オフ  
制御信号を供給しており、これによって、データ線Xm  
を1つずつ順次選択する。

[0111] この表示処理では、乗算回路210が位置情報データに代入される、すなわち、ゲートライブラリ300で選んで選択された1つのデータ値 $V_n$ と、シフトレジスタ700で選択された1つのデータ値 $X_m$ との、交換に依存する。ここで、n番目のゲート値 $V_n$ とm番目のデータ値 $X_m$ との、交換に依存する。例えば、n番目のゲート値 $V_n$ で選択された乗算器が行われ、その結果は、次の(n+1)番目のプログラミングの行で行われ、その結果は、次の(n+2)番目のプログラムトーム上のM個の結果要素のうち1つについて1つの乗算器プログラミングが行われる。これに対して、上述した種類の列読取り変換器を設けることは、例によって、1行分の乗算器プログラミングを行なった後、縦方向に1つの乗算器プログラミングされていくだけで、図26に示したような変換動作と動的変換となっている。

【0112】図2は、本装置のように、印刷機で印刷  
回路210のプログラミングを行う場合にも、上述した  
第4実施例と同様に、各素子回路のプログラミングの完  
了前にデータ線のプリチャージを行うことによって、画  
素回路210に正しいプログラミングを行うことが可能  
であり、あるいは、プログラミング時間を超えて有電  
圧E1(素子210の駆動電圧)の減速化を図ることができ

(0113) 図15の型においても、ポリチヤージン第600は、複屈のデーク数Xm ( $m=1\sim4$ ) の光電または収束を加算することが可能である点で、上述した実施形態や変形例と共通している。但し、図15のポリチヤージン第600は、複屈のデーク数を同様に加算したものは必ずしも存在ではなく、1本ずつ光電または収束だけを有する。このことから理解できるように、本明細書において、ある回路が「複屈のデーク数の光電または収束を加算できる」という文句は、その回路が複数のデーク数に関する光電または収束を同時に加算できるとする場合に限らず、1本ずつ単独に光電または収束を加算できる場合も含まれている。

(0114) ね、図55では、最初のプログラムミ  
グを行なう表示状態において、データ欄にリチャージを  
行う命令名の例を説明したが、このような位置においてデ  
ータ欄の先頭または左側の領域を行なうべきとは、前  
述した方法が最も合理的な方法と判断できる、例えば、  
図55のホーランドコード11410は、図56に示した図  
解構造を行なっているもので、その付加距離430を川  
に付加し、その値を発生させることができる。もし、プ  
リチャージと付加距離の両方を同時に利用できるように  
回路を構成する必要は、いずれか一方のみを利用し  
てもよくあるという判断を要しないであろう。

【0115】H. 電子機器への適用例：有線Eシ素子を



によって、記憶されているデータが「0」か「1」かが決定される。

【0131】一方向の電流812は、その磁化M2の向きが固定された状態として利用される。他の電流811は、データ記憶層として利用される。層の型は、例えば、ビット線Xm（3番目の電線）にデータ電流811を流し、これに応じて発生する磁界により電線811の磁化M1の向きを変えることによって行われる。記録層の読み出しは、ビット線Xm（3番目の電線）に逆方向の電流を流し、このときの電線811の磁化と電線Xmの磁化の読み出しによって行われる。

【0132】なお、図3.0および図3.1で説明したメモリ装置は、このような磁化RAMを用いた装置の一例であり、磁化RAMの構造や情報の読み出し方法については、様々なものが提案されている。

【0133】本発明は、この磁化RAMのように、電流素子では強い電流（電流素子）を用いた電子装置にも適用することができる。すなわち、本発明は、電流駆動素子を用いた電子装置に適用可能である。

【図面の簡単な説明】  
【図1】右図E1素子を用いた磁化装置の一般的な構成を示すブロック図。

【図2】本発明の第1実施例としての磁化装置の構成図を示すブロック図。

【図3】磁化マトリクス部200とデータ線ドライバ400の内部構成を示すブロック図。

【図4】第1実施例の構成図210の内部構成を示す回路図。

【図5】第1実施例の構成図210の電圧の分布を示すタイミングチャート。

【図6】第1実施例の単一ラインドライバ410の内部構成を示す回路図。

【図7】付加回路430を利用した場合のプログラミング回路TPrにおける電圧の変化を示す図。

【図8】プログラミング回路TPrにおけるデータ線Xmの電圧Qcの変化を示す図。

【図9】右図E1素子の電圧の電圧Qcと、プログラミング電流Imと、データ線の電圧Qcとの関係をグラフ。

【図10】本発明の第2実施例としての磁化装置の構成図を示すブロック図。

【図11】第2実施例の構成図210aの内部構成を示す回路図。

【図12】第2実施例の構成図210aの通常の動作を示すタイミングチャート。

【図13】第2実施例の単一ラインドライバ410aを示す回路図。

【図14】第2実施例における右図E1素子の電圧の分布と、プログラミング電流Imと、データ線の電圧Qcとの関係をグラフ。

220...有線E1素子

230...磁化キャパシタ

241...243...スイッチングトランジスタ

244...駆動トランジスタ

250...スイッチングトランジスタ

300...ゲートドライバ

400...データ線ドライバ

410...単一ラインドライバ

411...出力回路

420...データ線付生成回路

421...制御回路

430...付加回路

600...プリチャージ回路

610...スイッチングトランジスタ

700...シフトレジスタ

810...磁化メモリセル

811, 812...電線

813...駆動素子

820...メモリセルマトリクス部

830...ワード線ドライバ

840...ビット線ドライバ

1000...パーソナルコンピュータ

1020...キーボード

1040...本体部

1060...表示ユニット

2000...携帯電話

2020...操作ボタン

2040...受話口

2060...送話口

2080...表示パネル

3000...デジタルカメラ

3020...ケース

3040...表示パネル

3060...受光ユニット

3080...シャッターボタン

3100...駆動素子

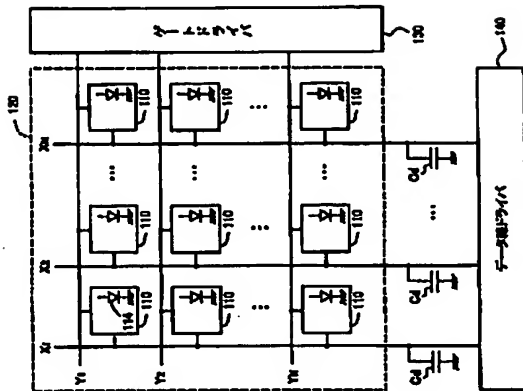
3120...ビデオ出力端子

3140...入力端子

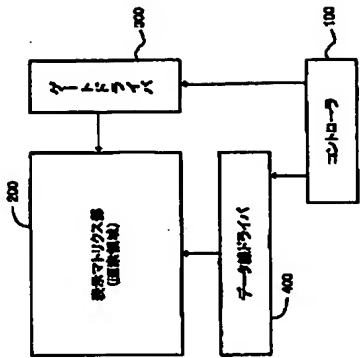
4300...テレビモニタ

4400...パーソナルコンピュータ

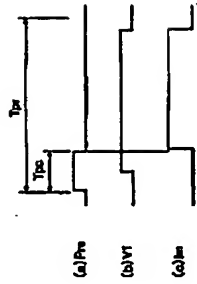
【図1】

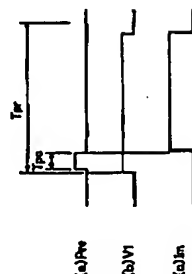
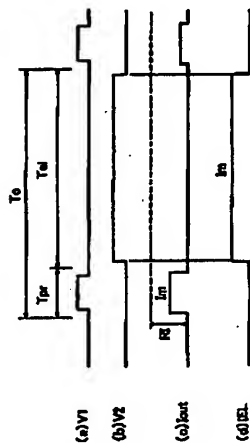
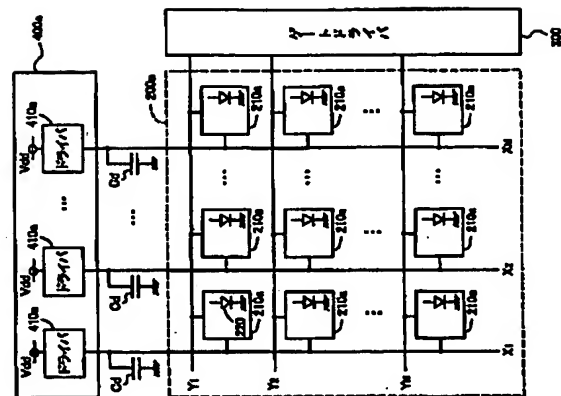
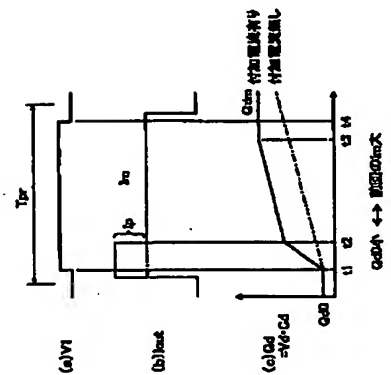
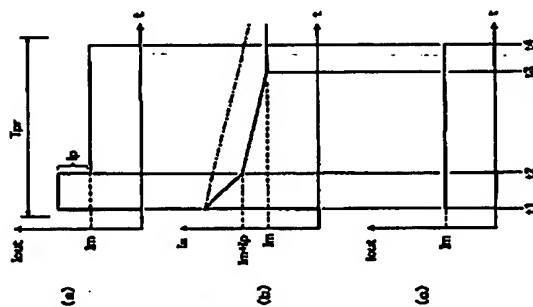
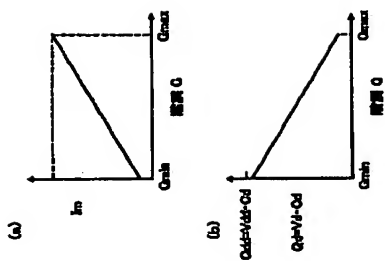
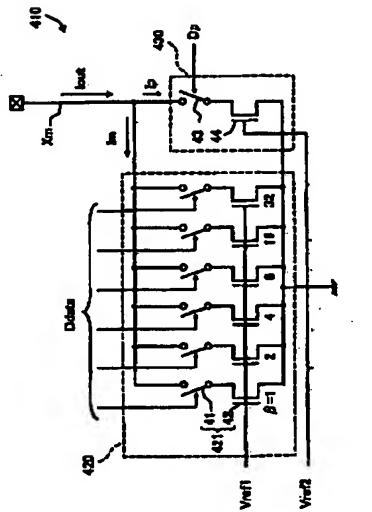
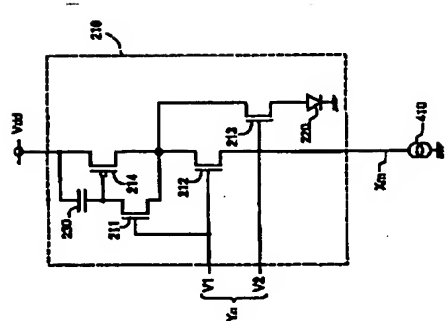
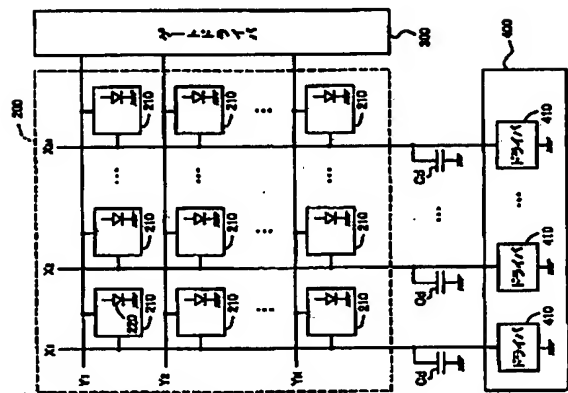


【図2】

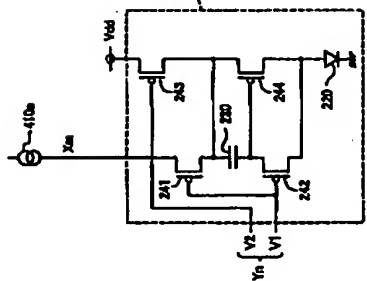


【図3】

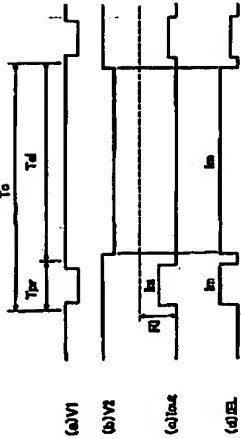




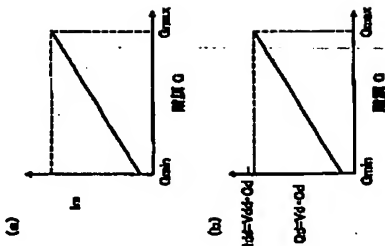
[図1.1]



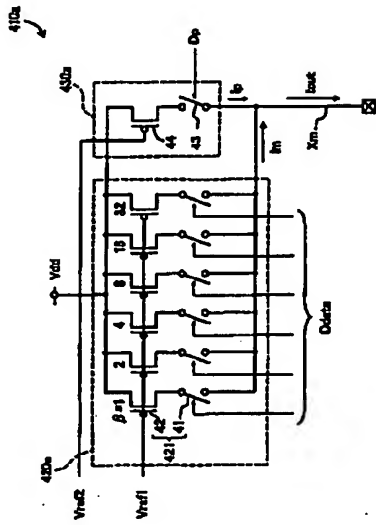
[図1.2]



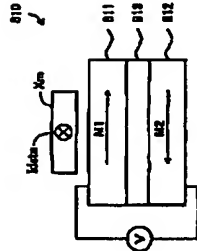
[図1.3]



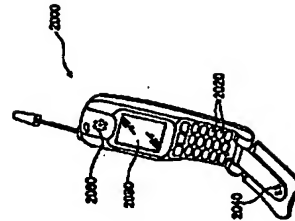
[図1.3]



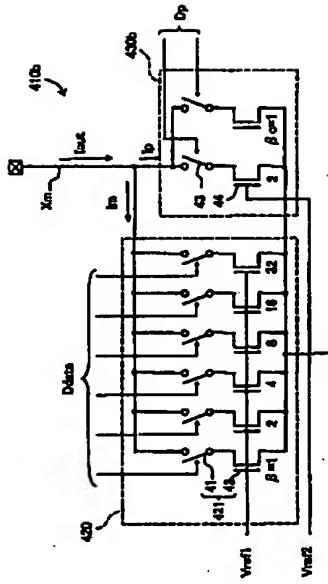
[図3.1]



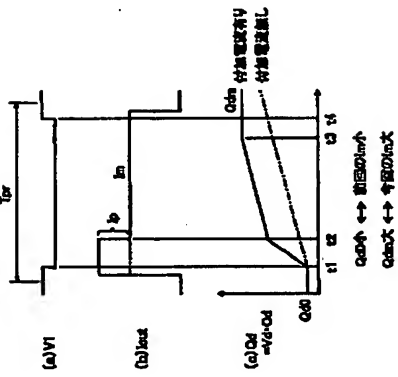
[図2.5]



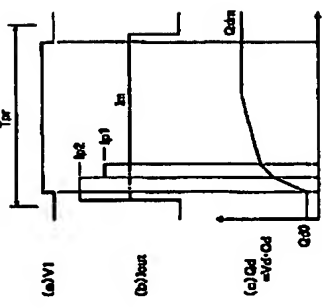
[図1.6]



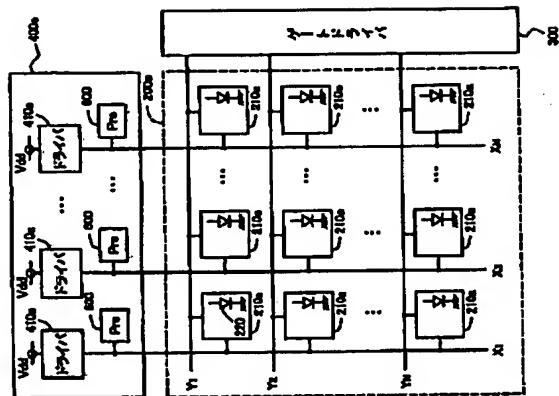
[図1.5]



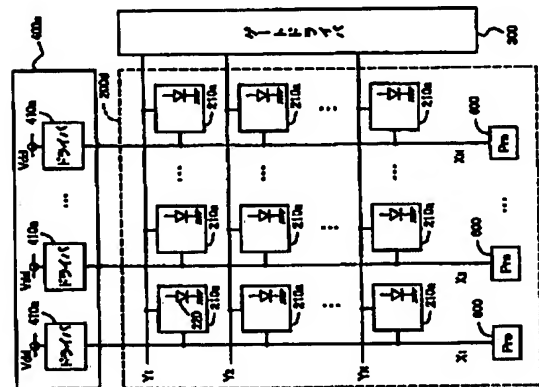
[図1.7]



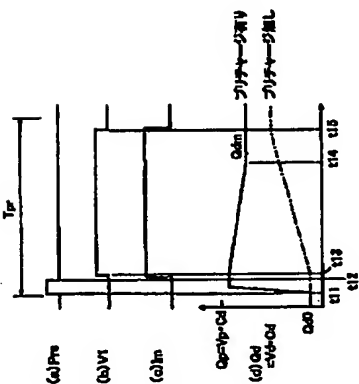
[図23]



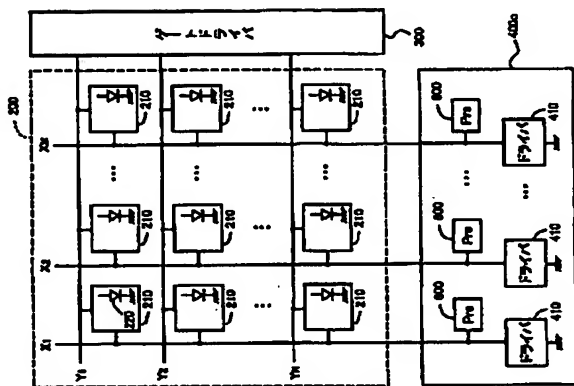
[図24]



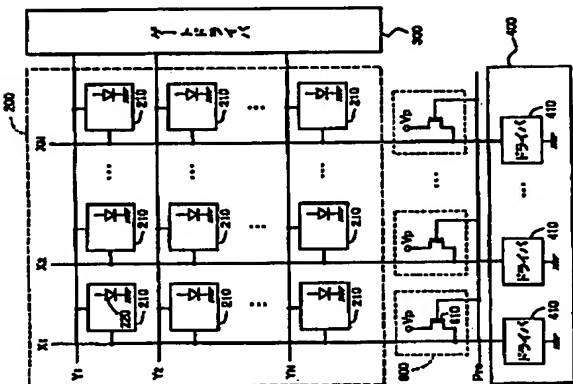
[図19]



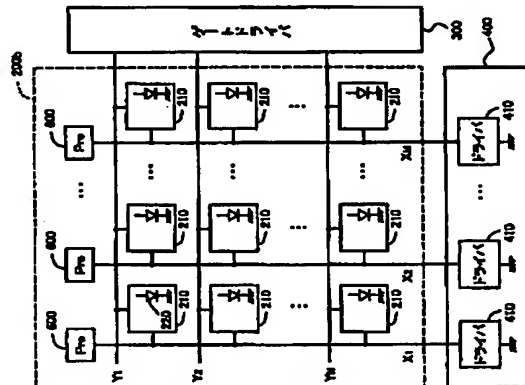
[図23]



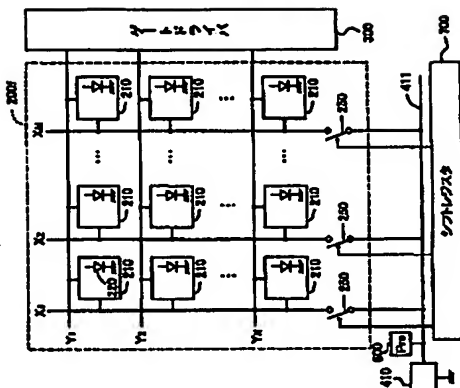
[図18]



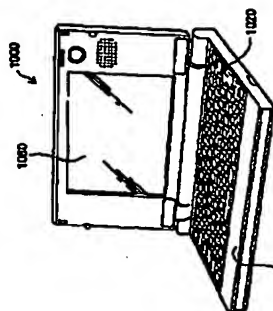
[図22]



[図25]

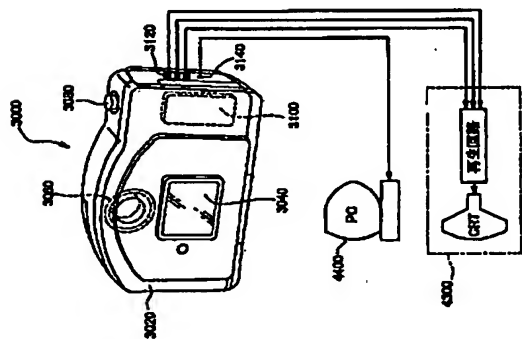


[図27]





(429)



(430)

